

Akuisisi Data dengan PIC 4550 melalui Antarmuka USB

Aman Subanjar

amansubanjar@gmail.com

Lisensi Dokumen:

Copyright © 2003-2007 IlmuKomputer.Com

Seluruh dokumen di IlmuKomputer.Com dapat digunakan, dimodifikasi dan disebarkan secara bebas untuk tujuan bukan komersial (nonprofit), dengan syarat tidak menghapus atau merubah atribut penulis dan pernyataan copyright yang disertakan dalam setiap dokumen. Tidak diperbolehkan melakukan penulisan ulang, kecuali mendapatkan ijin terlebih dahulu dari IlmuKomputer.Com.

Sebagai lanjutan dari tulisan Antarmuka USB, tulisan berikut membahas tentang implementasi pemrograman menggunakan sebuah mikrokontroler PIC4550. PIC4550 adalah sebuah chip mikrokontroler 8 bit buatan Microchip yang mempunyai antarmuka USB. Tulisan ini membahas tentang bagaimana memanfaatkan fitur mikrokontroler tersebut untuk keperluan antarmuka sebuah port USB. Tulisan ini sebenarnya sudah selesai tahun 2010, namun karena (ditolak oleh semua penerbit) pekerjaan penulis tidak berkecimpung didunia embeded sistem lagi, maka kekinian teknologi terkait masalah antarmuka USB yang digunakan perlu dilakukan pengkajian ulang. Belajar mikrokontroler tidak bisa dilepaskan dari ilmu arsitektur komputer dan elektronik. Penulis berharap agar tulisan ini dapat memberikan gambaran yang cukup jelas bagaimana memanfaatkan port USB di mikrokontroler PIC 4550 yang mempunyai protokol komunikasi cukup kompleks.

Perkembangan teknik antarmuka komputer sampai dasawarsa sekarang ini didominasi oleh keberadaan USB (Universal Serial Bus). Sebagai pengembangan dari parallel dan serial port DB9, teknik antarmuka ini semakin dikembangkan oleh berbagai vendor karena kepraktisan dan kemudahan yang ditawarkan kepada pengguna akhir aplikasi (*end user*). Lalu bagaimana implementasi antarmuka USB untuk keperluan kontrol ataupun akuisisi data dalam skala kecil? Buku ini berisi teori USB kemudian pembaca akan disuguhkan bagaimana implementasi antarmuka USB dengan memanfaatkan sebuah mikrokontroler PIC18F4550 buatan Microchip. IC ini dapat ditemukan dalam kemasan PDIP (Plastic Dual Inline Package) sehingga tidak menuntut kerumitan desain PCB. Pemrograman IC ini relatif juga lebih mudah dengan adanya bahasa C yang mampu terintegrasi dengan MPLAB IDE, sebuah aplikasi untuk menuliskan kode program ke mikrokontroler keluarga Microchip.

Project aplikasi dari buku ini adalah membaca tegangan analog 4 channel, menulis dan membaca 8 bit ke Port I/O dari PIC. Pengembangan dari aplikasi ini sangatlah luas, mulai dari akuisisi data dalam skala kecil, sampai kontrol output/input 8 bit. Pemrograman yang berhubungan dengan pengguna akhir di PC menggunakan program aplikasi Visual Basic 6. Kelas USB yang digunakan menggunakan dua metode yaitu kelas CDC Emulate Serial Over USB dan Human Interface

Device. Keduanya memiliki keunggulan dan kekurangan sendiri-sendiri. Pemilihan keduanya pun harus kita sesuaikan dengan kondisi lingkungan dan kebutuhan pemakai.

BAB I

PIC18F4550 : Mikrokontroler dengan USB

Bagi para pengembang desain elektronika, khususnya yang berhubungan dengan mikrokontroler, membuat perangkat rangkaian yang terhubung melalui USB dan dapat dikendalikan melalui aplikasi software di komputer tidak dapat dikatakan mudah. Hal itu dikarenakan sebagai desainer sistem, kita harus menentukan bagaimana bentuk aplikasi yang berjalan di tingkat PC serta bagaimana bentuk firmware dari program yang kita buat pada sisi chip/mikrokontroler. Tetapi mengingat kemudahan, kompatibilitas, dan harga yang murah di tingkat user serta hasil yang dicapai juga lebih praktis dari sisi hardware, maka kebutuhan akan perangkat sistem kontrol dengan USB semakin hari akan semakin meningkat.

Dari sisi device/perangkat, jika kita ingin mengintegrasikan beberapa tambahan antarmuka yang berhubungan dengan input atau output, kita tidak hanya terpaksa menggunakan satu buah chip. Perluasan input ataupun output dapat kita lakukan dengan menambah device-device baru yang saling berkomunikasi baik melalui serial, maupun paralel biasa dengan mikrokontroler yang terhubung melalui USB. Atau bisa juga memanfaatkan kelebihan mikrokontroler sebagai pembaca tegangan analog dan I/O kontroler.



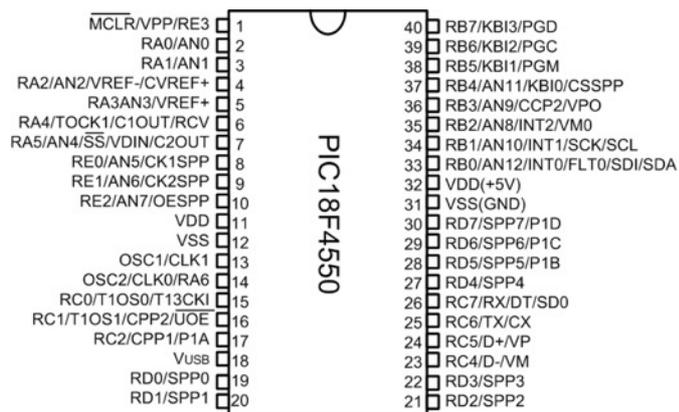
Gambar 1.1. Gambaran hubungan antarmuka PIC18F4550

Mikrokontroler seri PIC merupakan sebuah mikrokontroler dari pabrikan Microchip yang sudah sangat terkenal di dunia. Sebenarnya selain Microchip masih ada pabrikan lain seperti ATMEL, Infenion, Philips (NXP), Cypress, atau Motorola (FreeScale). Mikrokontroler yang diproduksi oleh Microchip meliputi berbagai jenis mulai dari 8 bit sampai 32 bit.

Microchip sendiri mengeluarkan beberapa seri mikrokontroler 8 bit yang mendukung antarmuka USB, salah satunya seri 18F4550. Desain rangkaian dengan mikrokontroler ini pun bisa dibilang cukup mudah karena secara fisik seri 18F4550 ada yang dalam bentuk PDIP (*Plastic Dual In-line Package*). Dengan demikian, lebar jalur PCB bisa mencapai 1 mm sehingga banyak kemudahan yang kita dapatkan dalam mendesain menggunakan seri PIC ini. Seri yang akan kita pakai dalam beberapa proyek sampel dalam buku ini menggunakan PIC seri 18F4550 40 pin.

Kaki pin IC PIC18F4550 dapat dilihat pada Gambar 1.2 dan bentuk fisik PIC18F4550 dengan kemasan PDIP (*Plastic Dual In Line Package*) dapat dilihat pada Gambar 1.3. PIC18F4550 seperti semua seri PIC juga sudah mendukung ICSP (Inline Circuit System Programming) yang memungkinkan kita memprogram IC tanpa melepas dan menancapkan IC ke dalam soket. PIC18F4550 juga sudah mendukung nanowatt technology, sebuah teknologi yang memungkinkan penghematan daya selama IC bekerja.

Fitur penting yang paling penting adalah adanya dukungan antarmuka USB yang kompatibel dengan Low Speed dan fullspeed untuk semua tipe transfer data. Dan hal itulah yang akan kita bahas tentang bagaimana memanfaatkan port-port yang ada dengan menggunakan aplikasi dari sisi host (komputer dengan sistem operasi Ms Windows) dan device (PIC 18F4550).



Gambar 1.2. Pin Diagram PIC18F4550



Gambar 1.3. Bentuk kemasan PDIP dari PIC18F4550

Berdasarkan datasheet, fitur dari PIC 4550 yang berhubungan dengan USB adalah sebagai berikut:

- Sesuai dengan standar USB versi 2.0.
- Mendukung transfer kecepatan rendah (1,5 Mb/s) dan Kecepatan penuh (12Mb/s)
- Kapasitas 32 endpoint dengan 16 pin bidirectional
- Dual RAM untuk USB sebesar 1 Kbyte
- Mempunyai regulator voltage internal, sehingga lebih aman jika mengambil power dari VBUS USB host. Regulator ini biasa digunakan untuk device tambahan seperti Mass Storage Device (Memory Card dan sejenisnya)
- Mempunyai streaming parallel port yang bisa digunakan untuk streaming data 8 bit melalui port USB.

Disamping itu masih banyak kemampuan teknis mikrokontroler yang lain seperti ADC 10 bit 13 saluran, Watch Dog Timer, Interupsi, dan komunikasi serial. Dari sisi konsumsi daya yang digunakan, PIC18F4550 mendukung beberapa keadaan rangkaian sebagai berikut:

- Mampu bekerja pada tegangan 2,2 sampai 5 volt
- Kondisi Run : CPU On, peripheral On
- Kondisi Idle : CPU off, peripheral On dengan konsumsi arus sekitar 5,8 uA
- Kondisi Sleep : CPU off peripheral off dengan konsumsi arus sekitar 0,1 uA
- 4 mode Kristal termasuk PLL untuk USB
- 2 Eksternal Clock yang mendukung frekuensi lebih dari 48 MHz

- Mempunyai internal osilator yang bisa disetting dari 31 KHz sampai 8 MHz
- Mempunyai 3 eksternal interrupt
- 4 Modul Timer (Timer 0 sampai timer 3)

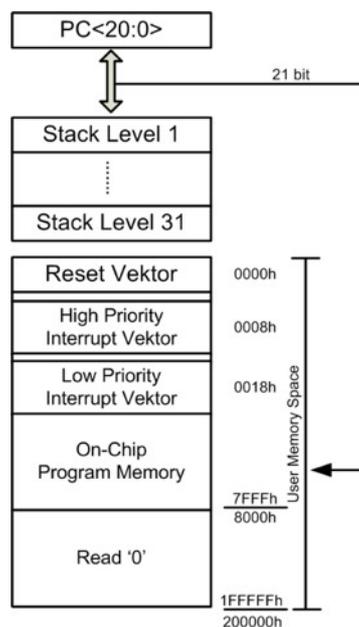
Seri PIC18G4550 juga didukung oleh kompiler C jenis C18, (dibahas pada bab selanjutnya) sehingga memudahkan pemrograman tanpa membuat kode pre-processor yang menyangkut register dan I/O lagi.

INTERRUPT DAN MEMORI PIC18F4550

Seperti memori PIC seri 18 lainnya, ada 3 macam memori yang ada di dalam mikrokontroler 18F4550:

- Memori program
- Data RAM
- Data EEPROM

Arsitektur memori pada PIC18F4550 menggunakan arsitektur Harvard dimana memori program dan data menggunakan bus yang terpisah, sehingga memungkinkan pengaksesan memori secara bersama-sama. PIC 18F4550 menggunakan 21 bit program counter yang memungkinkan pengalamatan hingga 2 megabyte program memori dan mempunyai 32Kbyte flash memori yang mampu menyimpan sampai 16.384 instruksi. Dari sisi interupsi, PIC 18F4550 mempunyai 2 buah interrupt vektor. Reset vektor berada di alamat 0000h serta interupsi vektor berada di alamat 0008h dan 0018h. Peta memori dari PIC 18F4550 dapat dilihat dalam Gambar 1.4.



Gambar 1.4. Peta memori PIC18F4550.

1. Memori Data

Memori data pada PIC18F4550 pada kenyataannya adalah RAM statis. Setiap register di dalam memori data mempunyai lebar 12 bit dan secara keseluruhan mampu menyimpan 4096 byte. Jika pada PIC seri 16F84 terdapat 2 bank memori, 16F877 terdapat 4 bank memori, memori data di dalam PIC 18F4550 dibagi menjadi 16 bank yang setiap banknya mampu

menampung 256 byte.

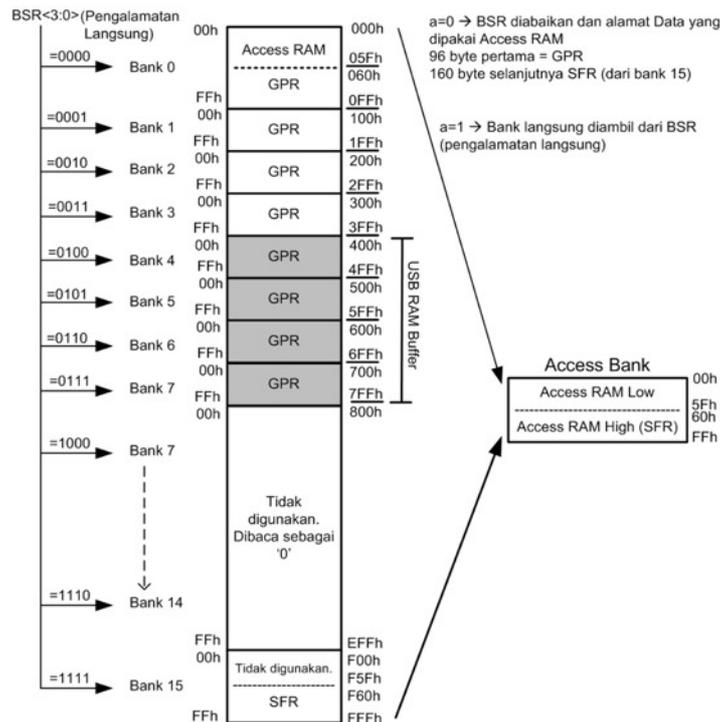
Keseluruhan dari memori data tersebut dibagi menjadi Register Fungsi Khusus/*Special Function Register* (SFR) dan Register Fungsi Umum/*General Function Register* (GPR). SFR digunakan untuk mengontrol dan mengetahui status dari fungsi khusus peripheral, sedangkan GPR digunakan untuk menyimpan memori data yang digunakan untuk pemrograman secara umum. Jika tidak ada inisialisasi dari user, maka isi dari setiap memori akan dibaca dengan '0'. Untuk memastikan semua register dapat diakses dalam satu siklus, PIC seri 18F menggunakan sebuah *bank Access* yang berupa sebuah memori 256 byte yang menyediakan akses cepat ke SFR dan GPR.

2. RAM untuk USB

Bank 4 sampai bank 7 dari memori data merupakan dual port RAM. Jika modul USB tidak berfungsi, GPR di dalam bank ini akan sama dengan memori data yang lain. Namun ketika kita menggunakan antarmuka USB, memori data ini digunakan untuk sebagai buffer RAM untuk operasi komunikasi USB. Memori data ini di dalam protokol USB diistilahkan dengan **endpoint**. RAM inilah yang menjembatani antara inti mikrokontroler dengan *USB Serial Interface Engine* (SIE) serta dapat digunakan untuk transfer data 2 arah (*bidirectional*). Jika dalam aplikasi penggunaan tanpa melibatkan interface USB, bank 4 sampai bank 7 ini biasa dilewati dan tidak digunakan.

BANK SELECT REGISTER (BSR)

Memori data yang luas membutuhkan sebuah register khusus yang berfungsi untuk memudahkan pergaksesan antar bank dengan cepat. Hal ini berarti seluruh alamat yang akan diakses harus langsung menunjuk ke alamat bank (perintah *BANKSEL*, atau inisialisasi register *STATUS* pada PIC seri 16Fxx). Untuk PIC seri 18 berarti harus mampu menangani 16 bank RAM. Alamat ini bisa langsung dituju dengan melalui 12 bit alamat penuh (8 bit perintah ditambah 4 bit untuk bank pointer). Kebanyakan instruksi di PIC seri 18 menggunakan Bank Pointer, yang dikenal dengan **Bank Select Register** (BSR), salah satu bagian Register Fungsi Khusus (SFR). Register ini terdiri dari 4 *Most Significant Bit* yang berisi alamat lokasi bank, dan 8 bit *Least Significant Bit* berisi instruksi perintah. Hubungan antara nilai BSR dan pembagian bank di memori data ditunjukkan oleh Gambar 1.5 berikut.



Gambar 1.5. Peta bank memori PIC 18F4550

GENERAL PURPOSE REGISTER (GPR) DAN SPECIAL FUNCTION REGISTERS (SFR)

PIC18F mempunyai bank memori untuk keperluan umum yang umumnya disebut **General Purpose Register (GPR)**. GPR ini dapat digunakan oleh programmer untuk penyimpanan data. Isi dari GPR tidak mempengaruhi fungsi kontrol dari mikrokontroler. Alamat dari GPR dimulai dari alamat 00h yang ditempati oleh Bank 0 dan naik sampai level terbawah dari SFR (Special Function Register). Special Function Register (SFR) atau Register Fungsi Khusus merupakan register yang digunakan oleh CPU dan modul peripheral untuk mengontrol dan mengendalikan operasi kerja mikrokontroler. Register ini merupakan RAM statik yang menempati bank 15 (dari alamat F60h sampai FFFFh).

PROGRAM COUNTER

Program Counter (PC) berisi alamat memori yang akan dieksekusi setiap siklus kerja mikrokontroler. Lebar data Program Counter adalah 21 bit yang terdiri dari 3 buah informasi register. Byte yang terendah merupakan PCL register (Program Counter Low), di atasnya lagi ada PCH (PC High). Masing-masing 8 bit, sehingga masih ada sisa 5 bit yang berisi PCU register. PCH dan PCU tidak bisa dialamati langsung, namun alamat akan diambil dari PCLATH dan PCLATCU register. Nilai PCLATH dan PCLATU dipindah ke Program Counter dengan mengisikan nilai ke PCL.

PORT I/O PIC18F4550

PIC18F4550 mempunyai 5 port yaitu PortA, PortB, PortC, PortD, dan PortE. Setiap port mampu berfungsi sebagai port I/O (Input/Output). Beberapa pin berfungsi ganda yakni selain sebagai I/O juga mempunyai fungsi menyediakan fitur yang mendukung sistem kerja mikrokontroler. Disamping itu, setiap port mempunyai 3 register untuk beroperasi:

- TRIS Register (Data Direction register).
- PORT Register (Level Pin pada port).
- LAT Register (Output Latch).

Data Latch Register (LATx ; x=port) berguna untuk mengatur hasil dari operasi membaca atau tulis data dari pin I/O. **TRISx** merupakan register yang menentukan arah masing-masing pin, sedangkan **PORTx** adalah register yang berisi data yang akan melintasi port yang bersangkutan. Dalam praktiknya, inisialisasi register LAT jarang disentuh, dan dibiarkan default. Penentuan fungsi input atau output lebih banyak ditangani oleh TRIS register.

1. Port A

Port A terdiri atas 7 pin kaki. Disamping sebagai fungsi I/O dua arah, port ini juga berfungsi sebagai analog input (RA0 sampai RA6). Dengan mengeset register TRISAbitn=1 akan menyebabkan PORTAbitn sebagai input. Jika TRISAbitn=0, maka PORTAbitn akan sebagai output. Analogi yang mudah adalah logika 0=[0]utput dan 1=[1]input.

Nama Pin	Nomor pin (PDIP)	Deskripsi
RA0/ AN0	2	Digital I/O, analog input0
RA1/AN1	3	Digital I/O, analog input1
RA2/ AN2/ Vref-/ Cvref	4	Digital I/O, analog input2/ tegangan referensi ADC (-) , Komparator tegangan analog input
RA3/AN3/Vref+	5	Digital I/O, Analog input 3, Tegangan referensi ADC (+)
RA4/ T0CKI/ C1OUT/ RCV	6	Digital I/O, Timer 0 eksternal clock input, Komparator 1 output, Eksternal USB Transceiver RCV input.
RA5/ AN4/ SS/ HLVDIN / C2OUT	7	Digital I/O, Analog Input 4, SPI Slave Input, High/ Low Voltage Detect Input, Comparator 2 input
RA6	14	I/O pin (untuk penggunaan khusus), karena pin ini juga digunakan untuk osilator.

Tabel 1.1. Daftar Pin Port A PIC 18F4550

Pin RA4 digunakan juga oleh modul Timer0 clock input (T0CKI). RA6 berfungsi juga sebagai pin osilator (tergantung setingan pada Configuration Register). RA4 mempunyai fungsi yang lain yakni sebagai penerima input USB. Beberapa PortA juga berfungsi sebagai analog input (RA3:RA0). Semua pin pada Port A mempunyai level TTL input dan full CMOS driver untuk output. Register TRISA berfungsi untuk mengontrol arah dari masing-masing pin.

2. Port B

Port B yang dimiliki PIC18F4550 sebanyak 8 pin yang bisa digunakan untuk bidirectional I/O.

Nama Pin	Nomor pin (PDIP)	Deskripsi
RB0/ AN12/ INT0/ FLT0/ SDI/SDA	21	Digital I/O, Analog input 12, external Interrupt 0, PWM Fault input, SPI data in, I2C data I/O
RBI/ AN10/INT1/SC	22	Digital I/O, Analog Input 10, external interrupt 1, Synchronous serial clock input/

K/SCL		output untuk SPI mode dan I2C mode
RB2/ AN8/ INT2/ VPO	23	Digital I/O, Analog input 8, external interrupt 2, External USB tranceiver VPO output
RB3/ AN9/ CCP2/ VPO	24	Digital I/O, Analog input 9, Capture 2 input/Compare 2 output/ PWM 2 Output, External USB tranceiver VPO output
RB4/ AN11/ KBI0	25	Digital I/O, Analog input 11, Interrupt – on- change pin
RB5/ KBI 1/ PGM	26	Digital I/O Interrupt-on-change pinLow volatge ICSP Programming
RB6/ KBI 2/ PGC	27	Digital I/O, Interrupt-on-change pin, In-Circuit Debugger ICSP programming clock pin
RB7/ KBI3/ PGD	28	Digital I/O, Interrupt-on-change pin, In-Circuit Debugger ICSP data.

Tabel 1.2. Tabel pin PortB PIC 18F4550

Arah dari masing-masing pin pada PortB ditentukan oleh TRISB (1=input, 0 =output). Setiap pin pada Port B mempunyai internal pull-up yang lemah, dan dapat diaktifkan dengan mengclearkan bit RBPU pada register INTCON2. Jika port B diposisikan sebagai output, maka pull up tidak akan berfungsi. Port B7:B4 (Port B7 sampai Port B4) bisa berfungsi sebagai interrupt dengan syarat harus diposisikan sebagai input.

3. Port C

Port C merupakan port I/O bidirectional sebanyak 7 buah pin. Fungsi port C dapat diatur dalam register TRISC. Jika TRISC bitx=1 maka PORTC pin x akan berfungsi sebagai input, sedangkan jika dalam register TRISC diisi dengan '0' maka PORTC akan berfungsi sebagai output. Port C pin 3 dalam hal ini tidak difungsikan, dan dibiarkan kosong.

Nama Pin	Nomor pin (PDIP)	Deskripsi
RC0/TI0SO/T13CKI	15	Digital I/O, timer 1 oscilator output, Timer1/ Timer3 external clock input
RC1/ T10SI/ CCP2, UOE	16	Digital I/O, timer1 Oscilatorinput, Captre 2 nput / Compare 2 output, PWM 2 output, External USB —tranceiver OE output
RC2/ CCP1	17	Digital I/O , Capture 1 input/ Compare 1 output/ PWM 1 Output, enchanced CCP1 PWM output , channel A
RC4/ D-/VM	23	Digital Input, USB Differensial plus line.
RC5/ D+/VP	24	Digital input, USB differensial plus line , external USB tranceiver VP input.
RC6/TX/CK	25	Digital I/O, EUSART asynchronous transmit, EUSART synchronous clock
RC7/ RX / DX/ SDO	26	Digital I/O, EUSART asynchronous receive, EUSART synchronous data, SPI data out.

Tabel 1.3. Tabel pin Port C PIC 18F4550

Selain sebagai I/O, PORTC juga berfungsi sebagai komunikasi serial (termasuk EUSART), Modul USB dan MSSP. Selain RC4 dan RC5, semua pin PORTC menggunakan rangkaian Smitch trigger. RC4 dan RC5 tidak mempunyai bit TRISC, dan hanya bisa difungsikan sebagai digital input. Jika akan digunakan untuk mengkonfigurasi interface USB, arah aliran data ditentukan oleh status module USB. Jika eksternal transceiver yang digunakan, RC4 dan RC5 selalu berfungsi sebagai input dari transceiver. Beberapa pin pada Port C

mengesampingkan nilai TRISC sesuai dengan setting register yang bersangkutan dengan fungsi pin.

4. Port D

Port D merupakan port I/O bidirectional dan juga streaming parallel port 8 bit dengan buffer TTL. Register TRISD mengatur arah data yang melalui port.

Nama Pin	Nomor kaki (PDIP)	Deskripsi
RD0/ SPP0	19	Digital I/O, Streaming Parallel Port Data
RD1/ SPP1	20	Digital I/O, Streaming Parallel Port Data
RD2/ SPP2	21	Digital I/O, Streaming Parallel Port Data
RD3/ SPP3	22	Digital I/O, Streaming Parallel Port Data
RD4/ SPP4	27	Digital I/O, Streaming Parallel Port Data
RD5/ SPP5/ P1B	28	Digital I/O, Streaming Parallel Port Data, Enhanced CCP1 PWM output, channel B
RD6/ SPP6/ P1C	29	Digital I/O, Streaming Parallel Port Data, Enhanced CCP1 PWM output, channel C
RD7/ SPP7 P1D	30	Digital I/O, Streaming Parallel Port Data, Enhanced CCP1 PWM output, channel D

Tabel 1.4. Tabel pin Port D PIC 18F4550

Jika TRISD bitx =1 maka pin x pada PORT D akan berfungsi sebagai input, sedangkan nilai bit '0' akan menyebabkan bit yang bersangkutan menjadi output. Semua pin PORT D dikonfigurasi sebagai Schmitt Trigger dan dapat difungsikan sebagai input maupun output. Internal Pull up di setiap pin PORT D dapat diset melalui register RDPU:7 dan pull up ini akan secara otomatis mati jika pin Port D difungsikan sebagai output. Selain I/O PORT D juga bisa dikonfigurasi sebagai 8 bit Streaming Parallel Port (SPP) dengan buffer input logic TTL. Tiga buah port D juga berfungsi sebagai perluasan modul CCP. (Capture Compare PWM). Port D dapat pula dikonfigurasi sebagai Streaming Parallel Port (SPP), dengan level tegangan TTL. Berikut ini adalah tabel pin Port D.

5. Port E

Port E merupakan port I/O bidirectional dengan lebar 4 bit. Tiga pin (RE0/AN5/CK1SPP, RE1/AN6/CK2SPP, dan RE2/AN7/ OESPP) dapat dikonfigurasi sebagai input atau output, dengan input berupa rangkaian Schmitt Trigger. Register TRISE mengatur fungsi dari setiap pin pada port E apakah akan difungsikan sebagai input ataukah output. Mengeset (=1) bitn TRISE akan membuat Port E bit ke n menjadi input, sedangkan mengclear (=0) bit TRISE akan membuat bit Port E menjadi output. Selain sebagai port data, register PORTE bit 7 juga berfungsi sebagai bit kontrol RDPU yang mengatur hidup matinya pull up pada Port D. Saat digunakan sebagai analog input, TRISE juga harus diset sebagai input. Pin keempat PORTE (MCLR/VPP/RE3) hanya dapat berfungsi sebagai input. Operasi pada pin RE3 ini dikontrol oleh MCLRE Configuration bit. Ketika MCLRE =0 (*disable*), RE3 akan berfungsi sebagai input. Pin RE3 juga tidak mempunyai TRIS atau LAT register. Di sisi lain RE3 juga difungsikan sebagai input tegangan selama programming.

Nama Pin	Nomor kaki	Deskripsi
----------	------------	-----------

	(PDIP)	
RE0/ AN5/ CK1SPP	8	Digital I/O, Analog input 5, SPP clock 1 output.
RE1/ AN6/ CK2SPP	9	Digital I/O, Analog input 6, SPP clock 2 output.
RE2/ AN7/ OESPP	10	Digital I/O, Analog input 7, SPP output <i>enable</i> output.

Tabel 1.5. Tabel pin Port E PIC 18F4550

Pin-pin lain PIC 18F4550 juga mempunyai beberapa fungsi seperti pada tabel berikut:

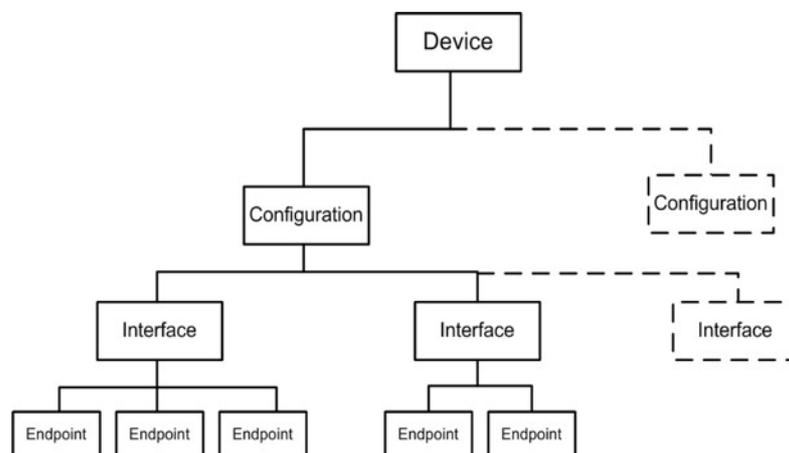
Nama Pin	Nomor kaki (kemasan PDIP)	Deskripsi
VSS	12,31	Ground
VDD	11,32	Positif Supply (5 volt)
V _{USB}	18	Internal USB 3,3 V voltage regulator output

Tabel 1.6. Tabel pin tambahan PIC 18F4550

USB DAN PIC18F4550

1. Lapisan Framework

Dilihat dari sisi device/perangkat, sistem komunikasi USB secara umum dapat dibagi menjadi beberapa lapisan seperti pada Gambar 1.6. Lapisan tertinggi adalah konfigurasi (configuration) power. Sebuah perangkat USB bisa mempunyai banyak konfigurasi power, bisa *Self Power Only* atau *Bus Power Only*. Setiap konfigurasi power tersebut mempunyai banyak antarmuka (interface). Fungsi interface adalah meneruskan paket data ke endpoint, sesuai dengan alamat endpoint yang akan dituju. Dibawah interface ada endpoint. Di endpoint inilah pertukaran data terjadi dan bisa mencapai 16 endpoint dua arah.



Gambar 1.6. Lapisan hubungan komunikasi USB dalam sebuah device

2. Power USB

Sebuah device atau perangkat USB yang kita rancang mempunyai dua pilihan untuk menggunakan power yang akan digunakan. Pertama menggunakan sumber 5 volt dari power supply sendiri (sering disebut *self-powered*). Kedua adalah mengambil 5 volt dari bus USB (*bus-powered*).

USB sendiri membatasi besar power yang diambil dari bus. Setiap device/perangkat hanya boleh mengambil maksimum 500mA, 5 volt. Meskipun dalam praktiknya nilai arus ini bisa

sampai 2 ampere, namun sesuai dengan standard USB-IF (USB Implemented Forum), perangkat yang menggunakan power di atas 500mA diwajibkan untuk menggunakan *self-powered*. Di dalam kondisi suspend, (suspend-mode) arus harus dibatasi sampai 500uA. Device harus masuk ke *mode suspend state* setelah 3 milidetik dari ketidakaktifan. Kemudian device akan memasuki mode suspend dan 10 milidetik kemudian konsumsi device baru turun ke mode level suspend.

3. Enumerasi

Ketika device terhubung ke host, host akan memasuki sebuah proses enumerasi yaitu sebuah proses untuk mengenali device. Host pertama kali akan meminta device memberikan informasi mengenai konsumsi power, ukuran data, protokol, dan deskripsi informasi yang lain. Secara umum, proses enumerasi akan berjalan melalui beberapa proses sebagai berikut :

1. *USB Reset* : Mereset Device sehingga device benar-benar dalam posisi tidak sedang menjalankan rutin perintah.
2. *Get Device Descriptor* : Host meminta porsi kecil dari deskripsi device.
3. *USB Reset* : Host mereset device untuk kedua kalinya.
4. *Set Address*: Host meminta sebuah alamat ke device.
5. *Get Device Descriptor* : Host menerima kembali informasi mengenai host descriptor, seperti pembuat, jenis device, maksimum besarnya transaksi per paket.
6. *Get configuration descriptor* : Host meminta konfigurasi descriptor dari device
7. *Get any other descriptor* : Descriptor yang lain yang berhubungan dengan device.
8. *Set konfigurasi* : Set konfigurasi antara Sistem Operasi pada host dengan device.

Proses enumerasi sepenuhnya dikendalikan oleh host dan device sendiri sifatnya hanya merespon data yang diterima.

4. Descriptor

Descriptor berisi informasi yang terkandung di dalam device. Di dalam PIC18F4550, isi dari descriptor dapat kita program, dan kita ubah sesuai dengan pesan yang kita inginkan. Descriptor dari device ada 8 macam, dan 5 diantaranya yang penting adalah sebagai berikut :

1. *Device Descriptor*.
Device descriptor menyediakan informasi umum seperti vendor pembuat device, nomor produk, serial number, kelas device dan nomor konfigurasi.
2. *Configuration descriptor*
Menyediakan informasi power yang digunakan (walaupun dalam root USB sisi host sudah ada deteksi power sendiri) dan informasi berapa banyak device yang mungkin bisa terhubung.
3. *Interface descriptor*
Menyediakan informasi detail mengenai jumlah endpoint yang digunakan dalam komunikasi, serta bagaimana kelas device yang digunakan.
4. *Endpoint descriptor*
Endpoint descriptor mengidentifikasi jenis transfer dan arah transfer, atau spesifikasi khusus dari endpoint.
5. *String descriptor*
Menyediakan informasi spesifik mengenai device dan tidak berhubungan dengan endpoint atau sistem komunikasi yang lain.

5. Kecepatan Bus

Setiap device USB harus mampu memberi indikator ke bus ketika device tersebut tersambung dan informasi kecepatannya ke host. Sesuai dengan ketentuan USB IF 2.0, maka hal ini akan berhubungan dengan keberadaan resistor pull up 1,5 KOhm yang akan terkoneksi ke bus ketika hubungan terjadi. Resistor ini akan di pull up antara kaki D+ atau D- ke 3,3 V tergantung dari jenis kecepatan USB. Jika Low Speed, maka resistor akan

USB Control register diperlukan untuk mengontrol :

- *Enable* USB Peripheral
- Reset Ping Pong Buffer Pointer
- Mode Control dan Suspend
- *Disable* Transfer Paket

U-O	R/W-0	R-x	R/C-0	R/W-0	R/W-0	R/W-0	U-0	
-	PPBRST	SE0	PKTDIS	USBEN	RESUME	SUSPND	-	
Bit7								Bit0

Tabel 1.7 USB Control Register

keterangan:

- R= Hanya bsa di baca
- W= Dapat ditulis
- U= Tidak dipakai (dibaca sebagai 0)
- 0 = Bit clear
- 1= Bit set
- N= Nilai bit di register POR
- X= Bit tidak diketahui

Bit ke-6 **PPBRST**: Ping-Pong Buffers Reset bit

- 1 = Reset Ping-Pong Buffer Pointers ke the Bank genap *Buffer Descriptor* (BD)
- 0 = Ping-Pong Buffer Pointers tidak sedang direset

Bit ke-5 **SE0**: Bit Flag Live Single-Ended Zero

- 1 = Single-ended zero aktif
- 0 = Tidak mendeteksi single-ended zero

Bit ke-4 **PKTDIS**: bit Packet Transfer *Disable*

- 1 = SIE token dan packet processing *disable*, Secara otomatis akan set (1) jika menerima signal SETUP Token
- 0 = SIE token dan packet processing *enable*

Bit ke-3 **USBEN**: Bit USB Module *Enable*

- 1 = USB module *enable* (device attached/dicolokkan)
- 0 = USB module *disable* (device detached/dicabut)

Bit ke-2 **RESUME**: bit Resume Signaling *Enable*

- 1 = Resume signaling aktif
- 0 = Resume signaling *disable*

Bit ke-1 **SUSPND**: Bit Suspend USB

- 1= USB module dan rangkaian USB ada di mode Power Conserve.
- 0 = USB module dan rangkaian yang mendukung interface USB ada di posisi mode normal.

USB Control terdiri atas sebuah bit status (SE0 [UCON<5>]) yang digunakan untuk mengindikasikan single end zero di dalam bus. Ketika modul USB *enable*, bit ini berfungsi untuk mendeteksi adanya singel ended zero pada jalur data. Bit USBEN (UCON<3>) berfungsi untuk mengatur *enable/disable* modul USB. Dengan mengeset (memberi logika 1) akan mengaktifkan modul USB dan mereset semua bit PPBI di *Buffer Descriptor Tabel ke '0'*. Bit ini juga mengaktifkan voltage regulator dan menghubungkan resistor pullup, sehingga bit ini dapat juga berfungsi sebagai attach/detach secara software ke hub USB.

Bit PPBRST (UCON<6>) mengontrol status Reset ketika mode *Double Buffering* digunakan. (sering diistilahkan **Pingpong Buffering**) Jika PPBRST =1 semua PingPong Buffering di set ke Even Buffer. PPBRST harus di clear melalui software. Bit ini diabaikan jika mode PingPong Buffering tidak digunakan.

Bit PKTDIS (UCON<4>) merupakan bit flag yang mengindikasikan SIE telah *disable* paket tranmisi dan penerima. Bit ini akan set (sama dengan 1) jika sebuah SETUP TOKEN pada paket DATA diterima dan mengijinkan untuk langkah setup. Bit ini tidak bisa diset, hanya bisa dclear oleh user. Dengan mengclear bit ini maka SIE

akan melanjutkan proses transmisi data.

Bit RESUME (UCON<2>) mengizinkan peripheral untuk melakukan **remote wake up** dengan membangkitkan sinyal Resume. Untuk membangkitkan remote wake up nilai bit RESUME sama dengan 1 selama 10milidetik kemudian diclear.

Bit SUSPND (UCON<1>) berfungsi untuk membuat modul USB dalam kondisi mode low power. Clock input ke SIE akan *disable*. Bit ini diset oleh software setelah terjadi interupsi IDLEIF. Jika bit ini aktif, device akan berada pada posisi attach, namun tetap dalam posisi idle (belum ada transfer data).

8. 2. USB CONFIGURATION REGISTER (UCFG)

Register UCFG berisi kontrol regulator internal VUSB, dan konfigurasi hardware internal maupun eksternal. Modul USB yang dikontrol dari register ini mencakup:

- Bus Speed (Full Speed versus Low Speed)
- On-Chip Pull-up Resistor *Enable*
- On-Chip Transceiver *Enable*
- *Ping-Pong Buffer Usage*

Register UCFG juga mempunyai 2 bit untuk keperluan test module, debugging, serta USB verification. Kedua bit yang lain mengontrol Control Output *Enable State Monitoring*, dan *Sinyal Eye Pattern*.

Tranceiver Internal dan Tranceiver Eksternal

Tranceiver internal mencakup beberapa komponen yang mengatur komunikasi USB dan dikemas dalam satu modul SIE. Bit UTRDIS (UCFG<3>) mengenable tranceiver ini dengan mereset (0) bit ini. Bit FSEN (UCFG<2>) mengatur kecepatan USB. Dengan mengeset bit ini akan mengakibatkan operasi tranceiver akan bekerja pada Full Speed. Resistor pull up dikontrol oleh bit UPUEN (UCFG<4>), dengan catatan tranceiver *enable*.

Modul tranceiver eksternal memungkinkan untuk menggunakan rangkaian tranceiver dari luar chip, sedangkan tranceiver USB Internal sendiri OFF. Eksternal tranceiver ini diaktifkan dengan mengeset bit UTRDIS.

R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0
UTEYE	UOEMON	-	UPUEN	UTRDIS	FSEN	PPB1	PPB0
Bit7				Bit0			

Tabel 1.8 USB Configuration Register (UCFG)

Bit ke-7 **UTEYE** : Bit untuk keperluan USB Eye Pattern Test *Enable*

1 = Eye pattern test *enable*

0 = Eye pattern test *disable*

Bit ke-6 **UOEMON**: USB OE Monitor *Enable* bit

1 = UOE aktif

0 = UOE tidak aktif

Bit ke-4 **UPUEN**: USB On-Chip Pull-up *Enable*

1 = On-chip pull-up *enable* (pull-up pada kaki D+ dengan FSEN = 1 atau D- dengan FSEN = 0)

0 = On-chip pull-up *disable*

Bit ke-3 **UTRDIS**: On-Chip Transceiver *Disable* bit

1 = On-chip transceiver *disable*; digital transceiver interface *enable*

0 = On-chip transceiver aktif

Bit ke-2 **FSEN**: Fullspeed *Enable* bit

1 = Fullspeed device: (dengan clock 48 MHz)

- 0 = Lowspeed device: (dengan clock minimal 6 MHz)
- Bit ke-1 sampai **0 PPB1:PPB0**: Konfigurasi Ping-Pong Buffers
 - 11 = Ping-pong buffer untuk genap dan ganjil *enable* untuk Endpoints 1 to 15
 - 10 = Ping-pong buffer untuk genap dan ganjil *enable* untuk semua endpoint
 - 01 = Ping-pong buffer untuk genap dan ganjil *enable* untuk OUT Endpoint 0.
 - 00 = Ping-pong buffer untuk genap dan ganjil *disable*.

Jika menggunakan eksternal transceiver, ada 6 sinyal yang digunakan dalam berkomunikasi antara modul dengan transceiver:

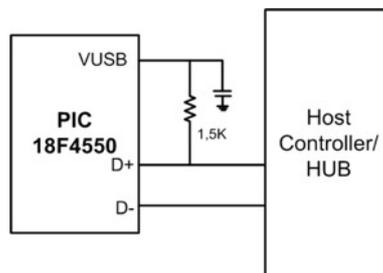
1. VM : Input dari single ended jalur D-
2. VP : Input dari single ended jalur D+
3. RCV : Input dari differensial receiver
4. VMO : Output dari differensial driver
5. VPO : Output dari differensial driver
6. UOE : Output *Enable*

Sinyal VPO dan VMO merupakan output dari SIE menuju ke transceiver eksternal. Sinyal RCV merupakan output dari transceiver eksternal ke SIE. Sinyal VP dan VM digunakan untuk mendeteksi kondisi serial bus ke SIE.

Resistor Pull Up

Seperti spesifikasi USB pada umumnya, dibutuhkan resistor pull up untuk menunjukkan kecepatan operasi kerja USB yang digunakan. Resistor tersebut dikendalikan secara software. Bit UPUEN (UCFG<4>) berfungsi untuk meng*enable* resistor pull up internal.

Selain secara software pemasangan resistor juga dimungkinkan secara hardware, walaupun dalam praktiknya hal tersebut tidak pernah terjadi. Besarnya resistor ini berkisar antara 1,5 Kohm dengan VUSB sebagai referensi.



Gambar 1.8. Konfigurasi Full Speed yang dilakukan secara eksternal (on chip regulator dan sebuah resistor pull up).

Ping Pong Buffering

Buffer PingPong berfungsi untuk menjaga kontinuitas dalam inialisasi peripheral, sehingga jika terjadi kesalahan transaksi, PIC mampu mengulang kembali dari awal paket data yang dikirimkan. Konfigurasi dari pingpong diatur oleh bit PPB1:PPB0.

USB output Enable Monitor (USB OE Monitor)

Bit ini berguna untuk memonitor SIE sedang membaca atau menulis dalam bus data. Bit ini akan aktif dengan mengeset UCFG<6> atau ketika transceiver eksternal aktif.

Eye Pattern Test Enable

Dengan mengeset bit UCFG<7> maka secara otomatis sinyal eye pattern test akan dibangkitkan. Output dari eye pattern akan sangat dipengaruhi oleh settingan modul seperti clock seting pada SIE, resistor pull up, dan mode transceiver. Modul untuk mengaktifkan eye pattern ini adalah bit UTEYE. Sekali bit UTEYE diset, modul seolah-olah akan menswitch dari posisi receive data menjadi transmit dan akan memulai bit J-K-J-K untuk Low Speed. Bit J adalah representasi dari differensial 1

dan K adalah representasi dari differensial 0. Urut-urutan J-K-J-K tersebut akan terus berulang selama Eye Pattern *enable*. Dalam praktiknya bit UTEYE tidak pernah diset ketika PIC terhubung dengan host melalui USB. Eye Pattern ini hanya sebatas untuk mengetes sistem USB.

8.3. USB STATUS Register (USTAT)

Fungsi dari USB Status Register adalah melaporkan status transaksi di dalam SIE. Jika SIE sudah selesai dalam melakukan transfer data, atau interrupt sudah selesai, hal tersebut akan mempengaruhi nilai dari register USTAT. Register USTAT harus selalu dibaca untuk mengetahui status dari transfer data. Register USTAT mengandung informasi nomor endpoint, arah dari ping-pong buffer pointer. USTAT sendiri mempunyai adalah register baca 4 bit status FIFO (First In First Out) yang dikendalikan oleh SIE. Hal ini memungkinkan mikrokontroler memproses satu transfer ketika SIE memproses endpoint tambahan. Jika SIE telah selesai menggunakan buffer, SIE akan mengupdate nilai dari USTAT. Jika transfer USB terjadi sebelum layanan interrupt transaksi selesai, SIE akan menyimpan status dari transfer yang terakhir di FIFO status.

U-0	R-x	R-x	R-x	R-x	R-x	R-x	U-0
-	ENDP3	ENDP2	ENDP1	ENDP0	DIR	PPB1	-
Bit7				Bit0			

Tabel 1.9 USB Status Register (USTAT)

Bit ke-6 sampai 3 **ENDP3:ENDP0**: Nilai dari Endpoint yang menunjukkan Posisi BDT yang terakhir dipakai oleh transfer USB.

- 1111 = Endpoint 15
- 1110 = Endpoint 14
-
- 0001 = Endpoint 1
- 0000 = Endpoint 0

Bit ke-2 **DIR**: Bit *BD (Buffer Descriptor) Direction Indicator* yang menunjukkan arah BD.

- 1 = Transaksi terakhir adalah IN token
- 0 = Transaksi terakhir adalah OUT atau SETUP token

Bit ke-1 **PPBI**: Ping-Pong BD Pointer Indicator

- 1 = Transaksi terakhir adalah bank BD (*Buffer Descriptor*) ganjil.
- 0 = Transaksi terakhir adalah bank BD genap

8.4. USB ENDPOINT CONTROL (UEPn)

Bit 3 sampai 6 pada register USTAT mempunyai 16 kemungkinan endpoint yang masing-masing endpoint mempunyai register UEPn (n adalah nomor endpoint). Masing-masing register tersebut mempunyai bit kontrol identifikasi. Bit EPHSHK (UEPn<4>) mengontrol handshaking untuk endpoint. Dalam kebanyakan pemakaian bit ini selalu diset, kecuali untuk jenis endpoint asinkron. Bit EPCONDIS (UEPn<3>) digunakan untuk mengenable/disable operasi kontrol USB (USB Setup) di dalam endpoint. Dengan mengclear bit EPCONDIS akan mengenable transaksi SETUP.

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	-	-	EPHSHK	EPCONDIS	EPOUTEN	EPINEN	EPSTALL
Bit7				Bit0			

Tabel 1.10. UEPn : USB EndPoint-n Control register (UEP0 sampai UEP15)

Bit ke-4 **EPHSK**: Bit Endpoint Handshake *Enable*

- 1 = Endpoint handshake *enable*
- 0 = Endpoint handshake *disable*

Bit ke-3 **EPCONDIS**: Bit Bidirectional Endpoint Control (jika EPOUTEN =1 dan EPINEN =1)

- 1 = *Disable* Endpoint n dari control transfers
- 0 = *Enable* Endpoint n ke control (SETUP) transfers

Bit ke-2 **EPOUTEN**: Bit Endpoint Output *Enable* .

- 1 = Endpoint n output *enable*
- 0 = Endpoint n output *disable*

Bit ke-1 **EPINEN**: Endpoint Input *Enable* bit

- 1 = Endpoint n input *enable*
- 0 = Endpoint n input *disable*

Bit ke-0 **EPSTALL**: Bit Endpoint Stall *Enable*

- 1 = STALL *enable*, Endpoint n disimpan dan siap digunakan
- 0 = STALL *disable*.

EPINEN dan EPOUTEN merupakan bit kontrol untuk mengenable transaksi IN atau OUT, sehingga keberadaan bit ini harus selalu diset. Untuk Endpoint 0 bit ini selalu di clear setelah mendeteksi adanya Endpoint 0 sebagai default kontrol endpoint. Bit EPOUTEN (UEP<2>) digunakan untuk mengenable atau mendisable USB OUT dari host. Dengan mengeset bit ini ,maka akan mengenable transaksi OUT. Begitu juga hal sama untuk EPINEN akan mendisable atau mengenable USB IN dari host. Bit EPSTALL (UEPn<0>) digunakan untuk mengindikasikan konsisi STALL untuk endpoint. EPSTALL akan diset oleh SIE jika STALL terjadi di endpoint.

8. 5. USB ADDRESS REGISTER (UADDR)

Register USB Address mengandung alamat USB yang akan di *decode*kan lagi oleh peripheral ketika aktif. UADDR selalu direset ke 00h ketika sinyal Reset USB diterima. (diindikasikan oleh URSTIF). USB Address akan selalu ditulis oleh mikrokontroler selama proses enumerasi.

8. 6. USB FRAME NUMBER REGISTER (UFRMH:UFRML)

Frame Number Register mengandung 11 bit nomor frame yang terdiri atas *Low Order Byte* berisi UFRML dan UFRMH. Register ini register read only dan digunakan untuk transfer asinkron.

9. Buffer Descriptor dan Tabel Buffer Descriptor

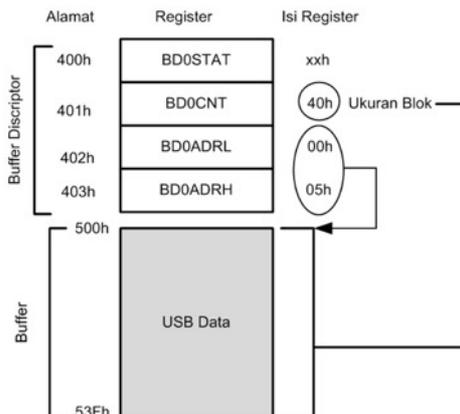
Register di bank 4 secara khusus digunakan untuk kontrol endpoint yang dikenal dengan *Buffer Descriptor Table* (BDT). BDT menyediakan metode yang simpel bagi user untuk membuat dan mengontrol endpoint buffer dari lebar bit dan konfigurasi yang berbeda-beda. BDT tersusun atas beberapa *Buffer Descriptor* (BD) yang mengontrol buffer di RAM USB. Setiap BD terdiri dari 4 register yaitu: (nilai n antara 0-63 atau 64 kemungkinan)

- BDnSTAT : *BD Status Register*
- BDnCNT : *BD Bytre Count Register*
- BDnADRL: *BD Address Low Register*
- BDnADRH: *BD Address High Register*

Buffer Descriptor sendiri merupakan sebuah satu kesatuan sebagai 4 byte dengan urutan: BDnSTAT:BDnCNT:BDnADRL:BDnADRH.

Alamat dari BDnSTAT akan selalu mengikuti nilai (4n-1)h +400h, dengan n adalah nomor *Buffer Descriptor*. Dalam proses transaksi data, minimum BDT adalah 8 byte. Hal ini karena spesifikasi USB mengharuskan setiap device harus mempunyai endpoint 0 dengan input dan

output untuk inialisasi setup. BDT seperti sifatnya dapat dikategorikan sebagai *Special Function Register (SFR)*. *Buffer Descriptor Status and Address Register* tidak bisa dialamati secara manual seperti halnya register di bank 15. Implementasi dari BD register ini akan berubah menjadi memori RAM biasa jika tidak diperlukan oleh endpoint. Jika endpoint *enable* (dengan menseset bit UEPn<1>) memori RAM tersebut menjadi register BD. Seperti halnya memori data, register BD mempunyai nilai yang tidak bisa ditentukan pada saat device reset. Sebagai contohnya sebuah BD untuk 64 byte buffer dimulai dari alamat 500h (seperti pada Gambar 1.9). Semua BD register terdapat di USB RAM. Setiap BD juga mengatur setiap endpoint.



Gambar 1.9. Contoh sebuah Buffer Descriptor (BD)

9. 1. BDnSTAT Register (CPU Mode)

Buffer Descriptor tidak hanya menentukan ukuran dari sebuah endpoint buffer, namun juga mengatur konfigurasi dari endpoint. Kebanyakan konfigurasi endpoint dilakukan oleh BD Status Register (BDnSTAT). BDnSTAT dapat dirubah nilainya baik oleh CPU mikrokontroler dan bisa juga dilakukan oleh modul USB. Karena itu diperlukan metode yang simpel untuk mengatur siapa yang berhak *update* nilai BD, sekaligus mengubah nilai buffer di dalam memori.

Pada *CPU Mode*, BDnSTAT Register (Tabel 1.12) Bit UOWN (BDnSTAT<7>) merupakan bit pengatur antara SIE atau mikrokontroler yang mengubah nilai buffer. UOWN merupakan satu-satunya bit BDnSTAT yang *share* penulisannya. Jika UOWN clear, BD merupakan milik dari CPU, dan apabila UOWN set maka BD ditulis oleh modul USB. Selama BD milik SIE, mikrokontroler masih bisa membaca nilai dari BDnSTAT, begitu pula sebaliknya. BDnSTAT sendiri diupdate oleh SIE pada waktu transaksi TOKEN PID dan *Transfer Count* (perubahan nilai BDnCNT). SIE akan meng"clear" bit UOWN apabila transaksi telah komplit, kecuali bit KEN *enable* dan atau BSTALL *enable*.

Paket OUT dari Host	BDnSTAT Setting		Respon Device setelah menerima Paket Data			
	DTSN	DTS	Hand shake	UOWN	TRNIF	BDnSTAT dan USTAT Status
DATA0	1	0	ACK	0	1	Update
DATA1	1	0	ACK	1	0	Tetap

DATA0	1	1	ACK	0	1	Update
DATA1	1	1	ACK	1	0	Tetap
Data yang lain	0	x	ACK	0	1	Update
Data lain tetapi ada error	x	x	NAK	1	0	Tetap

X= bit tidak dihiraukan (don't care)

Tabel 1.11. Efek Bit DTSEN ke Penerima Paket Ganjil (Data0) atau Data Genap (Data1)

Seperti telah disinggung tadi, jika UOWN = 0, BD dimiliki oleh inti mikrokontroler. Bit KEN (BDnSTAT<5>) mengatur agar BD tetap *enable*. Jika bit ini set, selama bit UOWN set BD akan dimiliki oleh SIE. Kejadian ini akan mencegah USTAT FIFO berubah sampai *Transaction Complete Interrupt* di set oleh endpoint. Fitur ini digunakan ketika menggunakan Streaming Parallel Port sebagai saluran I/O data USB. *Address Increment Disable* Bit (BDnSTAT <4>) berfungsi untuk mengontrol alamat SIE secara otomatis. *Mendisable* bit INCDIS akan mematikan auto-increment alamat buffer SIE setiap byte transaksi. Fitur ini digunakan paa saat Streaming Parallel Port dimana setiap data byte diproses bisa mempunyai alamat memori yang sama.

Bit *Data Toggle Sync Enable*, DTSEN (BDnSTAT<3>) digunakan untuk mengontrol paritas data *toggle*. Jika DTSEN set akan mengakibatkan sinkronisasi data *toggle* menyesuaikan SIE. Bit ini mengecek paritas setiap paket data DTS (BDnSTAT<6>). Jika paket data yang diterima tidak sesuai dengan nilai sinkronisasi SIE, data tersebut akan diabaikan.

Bit Buffer Stall, BSTALL (BDnSTAT<2>) menyediakan support untuk transfer kontrol. Mengeset bit BSTALL menyebabkan SIE mengembalikan sebuah bit TOKEN STALL ke host jika menggunakan BD yang sama.

Bit BD9:BD:8 (BDnSTAT<1:0>) berfungsi untuk menyimpan dua *Most Significant Digit* dari SIE byte count. Sedangkan 8 digit dibawahnya disimpan di BDnCNT register.

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
UOWN	DTS	KEN	INCDIS	DTSEN	BSTALL	BC9	BC8
Bit7				Bit0			

Tabel 1.12. BDnSTAT : Buffer Descriptor n Status Register (Bd0STAT sampai BD63STAT) CPU Mode

Bit ke- 7 **UOWN**: Bit USB Own

0 = BD mempunyai oleh inti (core) mikrokontroler.

Bit ke-6 **DTS**: Bit Data Toggle Synchronization

1 = Data 1 packet

0 = Data 0 packet

Bit ke-5 **KEN**: Bit BD Keep *Enable*.

1 = Sekali UOWN set maka BD akan selalu sama pada saat streaming paralel port.

0 = BD akan dikembalikan ke nilai semula oleh USB jika sinyal TOKEN telah diproses.

Bit ke-4 **INCDIS** : Bit Address increment *Disable*

1 = Address Increment *disable*. Kondisi ini diperlukan pada saat Streaming Parallel port.

0 = Address increment *Enable*.

Bit ke-3 **DTSEN**: Bit Data Toggle Synchronization *Enable*

1= Data Toggle Synchronozation *Enable*. Paket Data dengan awal nilai Sync yang salah akan diabaikan. Kecuali untuk transaksi SETUP.

0= Tidak ada proses sinkronisasi data.

Bit ke-2 **BSTALL**: Bit Buffer Stall *Enable*.

1=Buffer Stall *Enable*. Pada saat bit UOWN set, BD tetap, proses STALL handshake akan terjadi apabila sinyal token diterima dan menggunakan BD yang telah ditentukan.

0=Buffer STALL *disable*.

Bit ke-1-0 **BC9:BC8** Byte Count 9 dan 8 bit yang menunjukkan jumlah byte yang akan dikirim untuk IN Token atau yang akan diterima untuk OUT Token.

9. 2. **BDnSTAT Register (SIE Mode)**

Apabila BD dimiliki oleh SIE maka bit di BDnSTAT mempunyai arti yang berbeda. Konfigurasi ini dapat dilihat pada Tabel 1.13. Sekali UOWN set (bernilai 1) beberapa data atau setting kontrol yang telah ditulis oleh user akan di tindih dengan data yang berasal dari SIE. Nilai BDnSTAT akan selalu diupdate oleh SIE dengan nilai token Paket Identifier (PID) yang disimpan di bit BDnSTAT <5:3>. Nilai dari overflow dari carry 8 bit register disimpan dalam bentuk 2 bit dan diletakkan di bit BDnSTAT<1:0>.

R/W-x	U-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
UOWN	-	PID3	PID2	PID1	PID0	BC9	BC8
Bit7				Bit0			

Tabel 1.13. BDnSTAT : Buffer Descriptor n Status Register

Bit ke-7 **UOWN**: Bit USB Own (bernilai 1)

Bit ke-5 sampai 2 **PID3:PID0**: Bit Packet Identifier. Nilai PID yang diterima pada transfer terakhir (IN,OUT atau SETUP)

Bit ke-1 dan 0 **BC9:BC8**: Byte Count 9 dan Byte Count 8 bit. Kedua bit ini diupdate oleh SIE yang menunjukkan jumlah byte yang diterima dalam transfer OUT dan yang dikirim dalam transaksi IN.

9. 3. **BD BYTE COUNT**

Byte Count menunjukkan jumlah byte yang akan ditransfer selama transfer IN (device ke host). Setelah transfer IN, SIE akan mengembalikan nilai jumlah byte ke host. Untuk transfer OUT, *Byte Count* menunjukkan jumlah maksimal yang dapat diterima dan disimpan di RAM USB. Setelah transfer OUT, SIE akan mengembalikan nilai jumlah byte yang telah diterima.

Jika jumlah byte yang diterima tidak sesuai dengan nilai *Byte Count*, paket data akan ditolak lalu signal NAK handshake akan dibangkitkan, dan nilai *Byte Count* tidak akan berubah.

Nilai 10 bit byte count didistribusikan melalui 2 register. 8 bit paling bawah akan berada di BDnCNT register. Sedangkan 2 bit di atasnya akan disimpan di BDnSTAT<1:0>.

9. 4. **BD ADDRESS VALIDATION**

Sepasang Register BD (*Byte Descriptor*) Address menyimpan lokasi alamat *RAM buffer endpoint*. Untuk alamat awal endpoint dimulai pada alamat 400h sampai 7FFh pada RAM USB. Jika nilai alamat BD tidak sesuai dengan rentang alamat USB RAM, maka data akan seolah-olah hilang atau tertimpa data lain. Begitu pula ketidaksesuaian nilai dari OUT Endpoint/ *Receive Buffer* menghasilkan nilai byte yang tidak sesuai dengan yang diharapkan.

10. **Ping-Pong Buffering**

Sebuah endpoint digunakan sebagai *ping pong buffer* ketika 2 register BD (hal ini akan sama dengan 2 endpoint) dipakai, satu untuk *Even Transfer* (transfer genap) dan satu lagi untuk *Odd transfer* (transfer ganjil). Kejadian ini akan membuat CPU untuk memproses satu BD,

sementara SIE memproses BD yang lain. Untuk menghasilkan maksimum transfer dapat pula digunakan sistem *double buffering BD*. Modul USB mendukung 4 mode operasi:

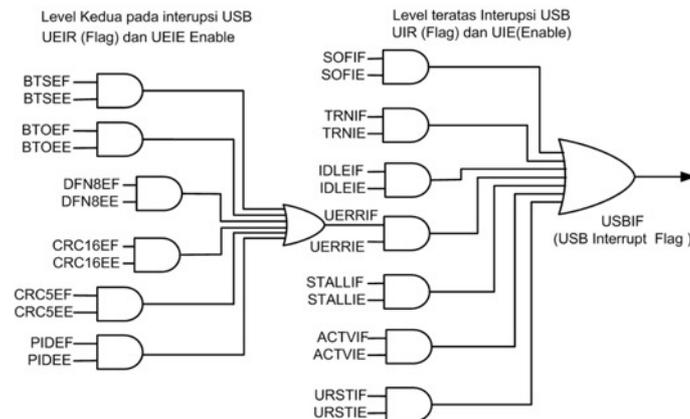
- No pingpong
- Pingpong buffer untuk out endpoint 0 saja.
- Pingpong buffer untuk semua endpoint
- Pingpong buffer untuk semua endpoint selain Endpoint 0.

Settingan *pingpong buffering* terletak pada bit PPB1:PPB0 pada UCFG Register. Modul USB akan selalu menjaga konfigurasi ini untuk setiap endpoint. Semua pointer akan mengarah ke BD genap (Even) ketika modul USB *enable*. Setelah transaksi selesai (UOWN *diclear* oleh SIE), pointer akan berpindah ke BD ganjil. Lalu setelah selesai transaksi akan kembali ke genap, begitu seterusnya. Status ganjil atau genapnya transaksi terakhir disimpan dalam bit PPBI dalam USTAT register. Kita dapat mereset semua *PingPong Pointer* ke genap dengan bit PPBRST.

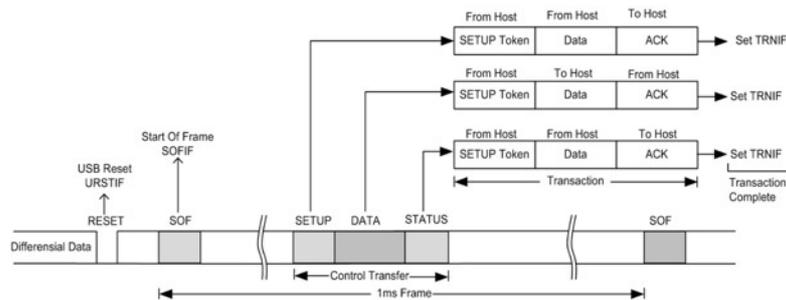
11. Interupsi pada Modul USB

Modul USB dapat pula membangkitkan kondisi interrupt USB, tergantung bagaimana setting interrupt yang kita program. *USB Interrupt* dapat *dienable* dengan satu set kontrol register dan dikunci dengan beberapa flag register yang terpisah. Semua interrupt USB diibaratkan seperti cerobong yang menjadi satu dan pada ujung interrupt dikontrol oleh USBIF (pada Register PIR2<5>). Pada Gambar 1.10. dapat dilihat konfigurasi interupsi pada modul USB. Register yang berfungsi sebagai *USB interrupt* dibagi menjadi 2 lapisan. Lapisan atas yang mengandung status dari semua interupsi USB yang terjadi. Register lapisan atas *dienable* dan dikunci oleh Register UIE dan UIR. Kedua adalah lapisan bawah yang mengandung kondisi error USB yang *dienable* dan dikunci oleh register UEIR dan UEIE.

Jika salah satu register menghasilkan *trigger interrupt USB* maka akan secara langsung menyulut *USB Error Interrupt Flag* (UERRIF) di lapisan atas. Interupsi USB diperlukan dalam transaksi USB. Gambar 1.11 menunjukkan hubungan frame USB dengan interrupt yang terjadi selama transaksi data.



Gambar 1.10. Implementasi USB Interrupt



Gambar 1.11. Contoh transaksi data USB dan kejadian interrupt.

11. 1. USB INTERRUPT STATUS REGISTER (UIR)

USB Interrupt Status Register mengandung bit flag untuk setiap sumber interupsi USB. Setiap sumber interrupt berhubungan dengan bit *Interrupt Enable* di register UIE. Semua flag status terhubung secara “OR” untuk membangkitkan interupsi flag pada USBIF. Sekali interupsi terjadi dan di set oleh SIE, maka harus di clear manual secara software dengan mengclearkan lagi bit yang bersangkutan. Tabel berikut merupakan nilai register UIR.

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R/W-0
-	SOFIF	STALLIF	IDLEIF	TRNIF	ACTVIF	UERRIF	URSTIF
Bit7							Bit0

Tabel 1.14. UIR: USB Interrupt Status Register

- Bit ke-6 **SOFIF**: Bit START-OF-FRAME Token Interrupt
 1 = Sinyal START-OF-FRAME token diterima oleh SIE
 0 = Tidak ada START-OF-FRAME token yang diterima SIE
- Bit ke-5 **STALLIF**: Bit A STALL Handshake Interrupt.
 1 = STALL handshake telah dikirim oleh SIE
 0 = A STALL handshake belum dikirim oleh SIE.
- Bit ke-4 **IDLEIF**: Bit Idle Detect Interrupt.
 1 = Kondisi Idle pada transaksi USB (sesuai USBIF 3ms atau lebih)
 0 = Tidak terjadi kondisi idle.
- Bit ke-3 **TRNIF**: Bit Transaction Complete Interrupt
 1 = Pemrosesan transaksi data yang di pending telah selesai.
 0 = Transaksi data yang dipending belum selesai, atau tidak terjadi pending transaksi data.
- Bit ke-2 **ACTVIF**: Bit Bus Activity Detect Interrupt
 1 = Aktivitas pada jalur D+/D- terdeteksi.
 0 = Tidak ada aktivitas yang terdeteksi pada jalur D+/D-.
- Bit ke-1 **UERRIF**: Bit USB Error Condition Interrupt
 1 = An unmasked error condition has occurred
 0 = No unmasked error condition has occurred.
- Bit ke-0 **URSTIF**: USB Reset Interrupt bit
 1 = Terjadi reset USB, Nilai UADDR register 00h
 0 = Tidak terjadi Reset pada USB.

11. 2. USB INTERRUPT ENABLE REGISTER (UIE)

Register UIE mempunyai fungsi untuk mengenable status sumber interrupt USB. Mengeset bit dari register UIE akan mengenable sumber interrupt di register UIR. Nilai dari register UIE hanya akan mempengaruhi sisi interrupt saja.

USB Interrupt Enable Register sendiri mempunyai bit enable untuk beberapa

sumber USB Status interrupt. Mengeset bit pada register ini berarti mengenable source interrupt yang bersangkutan. (di dalam register UIR).

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
-	SOFIE	STALLIE	IDLEIE	TRNIE	ACTIVE	UERRIE	URSTIE
Bit7				Bit0			

Tabel 1.15. UIE: USB Interrupt Enable Register

- Bit ke-6 **SOFIE**: Bit START-OF-FRAME Token Interrupt *Enable*
 1 = START-OF-FRAME token interrupt *enable*
 0 = START-OF-FRAME token interrupt *disable*
- Bit 5 **STALLIE**: Bit STALL Handshake Interrupt *Enable*
 1 = STALL interrupt enable
 0 = STALL interrupt disable
- Bit 4 **IDLEIE**: Bit Idle Detect Interrupt *Enable*
 1 = Idle detect interrupt enable
 0 = Idle detect interrupt disable
- Bit ke-3 **TRNIE**: Bit Transaction Complete Interrupt *Enable*
 1 = Transaction interrupt enable
 0 = Transaction interrupt disable
- Bit ke-2 **ACTVIE**: Bit Bus Activity Detect Interrupt *Enable*
 1 = Bus activity detect interrupt enable
 0 = Bus activity detect interrupt disable
- Bit ke-1 **UERRIE**: Bit USB Error Interrupt *Enable*
 1 = USB error interrupt enable
 0 = USB error interrupt disable
- Bit ke-0 **URSTIE**: USB Reset Interrupt *Enable* bit
 1 = USB Reset interrupt enable
 0 = USB Reset interrupt disable

11. 3. USB ERROR INTERRUPT STATUS REGISTER (UEIR)

Register UEIR mengandung bit flag untuk setiap sumber error yang terjadi di peripheral USB. Setiap sumber error tadi dikendalikan oleh bit Corresponding Interrupt Enable di register UEIE. Semua flag untuk error USB akan mengaktifkan USB Error Interrupt Flag (UERRIF) pada level teratas dari logik interrupt. Setiap bit error akan selalu set sejauh kondisi error terdeteksi.

R/C-0	U-0	U-0	R/C-0	R/C	R/C-0	R/C	R/C-0
BTSEF	-	-	BTOEF	DFN8EF	CRC16EF	CRC5EF	PIDEF
Bit7				Bit0			

Tabel 1.16. UEIR: USB Error Interrupt Status Register

- Bit ke-7 **BTSEF**: Bit Stuff Error Flag bit
 1 = Jika bit stuff serror terdeteksi
 0 = Tidak ada bit stuff error
- Bit ke-4 **BTOEF**: Bus Turnaround Time-out Error Flag bit
 1 = Telah terjadi bus turnaround time-out
 0 = Tidak terjadi bus turnaround time-out
- Bit ke-3 **DFN8EF**: Data Field Size Error Flag bit
 1 = Jumlah data yang ada bukan kesatuan byte ataupun sebanyak n byte.
 0 = Jumlah data merupakan kesatuan byte yag utuh.
- Bit ke-2 **CRC16EF**: CRC16 Failure Flag bit

- 1 = CRC16 gagal
- 0 = CRC16 cocok
- Bit ke-1 **CRC5EF**: CRC5 Host Error Flag bit
 - 1 = Paket Token dibuang karena error pada cheking CRC5
 - 0 = Paket Token diterima
- Bit ke-0 **PIDEF**: PID Check Failure Flag bit
 - 1 = PID check gagal
 - 0 = PID check cocok

11. 4. USB ERROR INTERRUPT *ENABLE* REGISTER (UEIE)

USB Error Interrupt Enable Register berisi bit untuk mengenable setiap sumber error USB. Mengeset bit pada register ini akan membuat *enable* masing-masing sumber interrupt error di UEIR register untuk meneruskan ke bit UERR di level teratas pada logik interrupt.

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BTSEE	-	-	BTOEE	DFN8EE	CRC16EE	CRC5EE	PIDEE
Bit7			Bit0				

Tabel 1.17. UEIE: USB Error Interrupt *Enable* Register

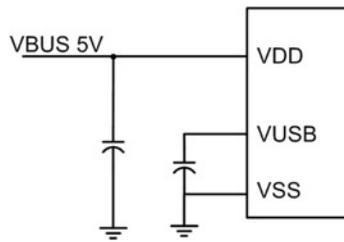
- Bit ke-7 **BTSEE**: Bit Stuff Error Interrupt *Enable* bit
 - 1 = Bit stuff error interrupt *enable*
 - 0 = Bit stuff error interrupt *disable*
- Bit ke-4 **BTOEE**: Bus Turnaround Time-out Error Interrupt *Enable* bit
 - 1 = Bus turnaround time-out error interrupt *enable*
 - 0 = Bus turnaround time-out error interrupt *disable*
- Bit ke-3 **DFN8EE**: Data Field Size Error Interrupt *Enable* bit
 - 1 = Data field size error interrupt *enable*
 - 0 = Data field size error interrupt *disable*
- Bit ke-2 **CRC16EE**: CRC16 Failure Interrupt *Enable* bit
 - 1 = CRC16 failure interrupt *enable*
 - 0 = CRC16 failure interrupt *disable*
- Bit ke-1 **CRC5EE**: CRC5 Host Error Interrupt *Enable* bit
 - 1 = CRC5 host error interrupt *enable*
 - 0 = CRC5 host error interrupt *disable*
- Bit ke-0 **PIDEE**: PID Check Failure Interrupt *Enable* bit
 - 1 = PID check failure interrupt *enable*
 - 0 = PID check failure interrupt *disable*

MODE POWER PADA USB

PIC 18F4550 yang berfungsi sebagai device mempunyai beberapa metode dalam mengambil power supply 5 Volt. Pengambilan power supply tersebut disesuaikan dengan kebutuhan dan tuntutan desain dari desain USB yang dibutuhkan. Ada 3 macam metode pengambilan power 5 Volt yaitu: *Bus Power Only*, *Self-Power Only*, dan *Dual Power with Self-Power Dominance*.

1. *Bus Power Only*

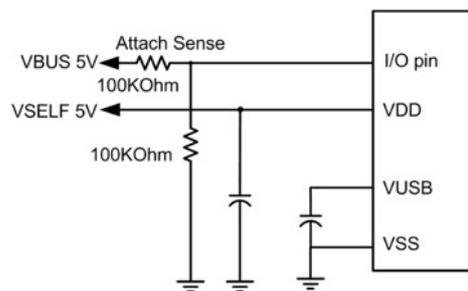
Di dalam mode power *Bus Power Only*, semua power diambilkan dari jalur 5 volt pada USB. Penggunaan power semacam ini banyak digunakan pada system aplikasi USB yang menuntut kepraktisan desain, dan metode ini merupakan metode yang paling banyak dipakai oleh pengembang USB.



Gambar 1.12. Bus Power Only

2. Self-Power Only

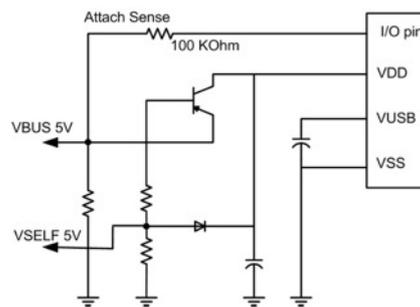
Mode Self-Power Only, device USB menggunakan power supply 5 Volt sendiri dan tidak berhubungan dengan 5 volt pada USB. Pada Gambar 1.13 fungsi resistor yang dipull down ke ground berfungsi untuk mendeteksi bahwa USB telah terhubung/ konek.



Gambar 1.13. Self Power Only

3. Dual Power With Self-Power Dominance

Beberapa aplikasi membutuhkan dua sumber power supply 5 Volt yang bisa di switch sesuai dengan kebutuhan. Pada mode ini aplikasi menggunakan sumber 5 volt sendiri sebagai power supply primer, namun bisa dipindahkan jika tidak ada sumber 5 volt sendiri, dengan mengambil 5 Volt dari USB.



Gambar 1.14. Dual Power

Analog-To-Digital Conversion

PIC18F4550 mempunyai fasilitas Analog to Digital Converter 10 bit sebanyak 13 saluran. Modul ADC pada PIC ini terdiri atas 5 register yaitu :

1. A/D Result High Register (ADRESH)
2. A/D Result Low Register (ADRESL)

3. A/D Control Register 0 (ADCON0)
4. A/D Control Register 1 (ADCON1)
5. A/D Control Register 2 (ADCON2)

ADCON 0 Register berfungsi untuk mengontrol operasi kerja modul A/D. ADCON1 Register mengkonfigurasi fungsi dari port IC, sedangkan ADCON 2 Register bergungsi untuk mengkonfigurasi clock A/D, waktu konversi dan bentuk 10 bit hasil konversi A/D.

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	
-	-	CHS3	CHS2	CHS1	CHS0	GO/DONE	ADON	
Bit 7								Bit0

Tabel 1.18. ADCON0: A/D Control Register 0

Bit ke-5 sampai 2 **CHS3:CHS0**: Analog Channel Select bit dengan nilai sebagai berikut :

- 0000 = Channel 0 (AN0)
- 0001 = Channel 1 (AN1)
- 0010 = Channel 2 (AN2)
- 0011 = Channel 3 (AN3)
- 0100 = Channel 4 (AN4)
- 0101 = Channel 5 (AN5)(1,2)
- 0110 = Channel 6 (AN6)(1,2)
- 0111 = Channel 7 (AN7)(1,2)
- 1000 = Channel 8 (AN8)
- 1001 = Channel 9 (AN9)
- 1010 = Channel 10 (AN10)
- 1011 = Channel 11 (AN11)
- 1100 = Channel 12 (AN12)

bit 1 **GO/DONE**: A/D Conversion Status bit

- 1 = A/D conversion in progress
- 0 = A/D Idle

bit 0 **ADON**: A/D On bit

- 1 = A/D converter module *enable*
- 0 = A/D converter module *disable*

Register ADCON1 dan ADCON2 terdiri dari beberapa bit pengatur ADC seperti Tabel 1.19 dan 7.21.

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W	R/W	R/W	
-	-	VCFG0	VCFG0	PCFG3	PCFG2	PCFG1	PCFG1	
Bit7								Bit0

Tabel 1.19. ADCON1: A/D Control Register 1

Bit ke-5 **VCFG0**: Voltage Reference Configuration bit (sumber VREF -)

- 1 = pin VREF- (AN2)
- 0 = VSS (GND)

Bit ke-4 **VCFG0**: Voltage Reference Configuration bit (sumber VREF +)

- 1 = pin VREF+ (AN3)
- 0 = VDD

Bit ke-3 sampai 0 **PCFG3:PCFG0**: A/D Port Configuration Control bit, dengan konfigurasi seperti Tabel 1.20:

PCFG3: PCFG0	AN12	AN11	AN10	AN9	AN8	AN7	AN6	AN5	AN4	AN3	AN2	AN1	AN0
0000	A	A	A	A	A	A	A	A	A	A	A	A	A
0001	A	A	A	A	A	A	A	A	A	A	A	A	A
0010	A	A	A	A	A	A	A	A	A	A	A	A	A
0011	D	A	A	A	A	A	A	A	A	A	A	A	A
0100	D	D	A	A	A	A	A	A	A	A	A	A	A
0101	D	D	D	A	A	A	A	A	A	A	A	A	A
0110	D	D	D	D	A	A	A	A	A	A	A	A	A
0111	D	D	D	D	D	A	A	A	A	A	A	A	A
1000	D	D	D	D	D	D	A	A	A	A	A	A	A
1001	D	D	D	D	D	D	D	A	A	A	A	A	A
1010	D	D	D	D	D	D	D	D	A	A	A	A	A
1011	D	D	D	D	D	D	D	D	D	A	A	A	A
1100	D	D	D	D	D	D	D	D	D	D	A	A	A
1101	D	D	D	D	D	D	D	D	D	D	D	A	A
1110	D	D	D	D	D	D	D	D	D	D	D	D	A
1111	D	D	D	D	D	D	D	D	D	D	D	D	D

A: Analog input D: Digital Input

Tabel 1.20. PCFG3:PCFG0: A/D Port Configuration Control bit

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W	R/W	R/W
ADFM	-	ACQT2	ACQT1	ACQT0	ADCS2	ADCS1	ADCS0

Bit7 Bit0

Tabel 1.21. ADCON2: A/D Control Register 2

Bit ke-7 **ADFM**: A/D Result Format Select bit

1 = Rata kanan

0 = Rata Kiri

Bit ke-5 sampai 3 **ACQT2:ACQT0**: A/D Acquisition Time Select bit

Bit ke-2 sampai 0 **ADCS2:ADCS0**: A/D Conversion Clock Select bit

Ketika kita menggunakan ADC, beberapa register harus diset tergantung dari kebutuhan dari ADC yang akan kita gunakan. Langkah-langkah dalam mengkonfigurasi modul A/D adalah sebagai berikut :

1. Tentukan analog pin, tegangan referensi, dan digital I/O pada register ADCON1.
2. Memilih saluran/channel input (ADCON0).
3. Tentukan waktu akuisisi A/D dan clock untuk konversi A/D pada register ADCON2.
4. Hidupkan modul A/D. (ADCON0)
5. Jika diperlukan setingan interrupt perlu kita inisialisasikan interupsi dengan mengatur beberapa bit sebagai berikut:
6. Clear it ADIF
7. Set ADIE
8. Set bit GIE
9. Memberi waktu tunda untuk waktu akuisisi data.

10. memulai konversi tegangan analog dengan mengeset bit GO/DONE pada register ADCON0.
11. Menunggu konversi Analog ke Digital selesai dengan mengecek nilai bit GO/DONE clear atau dengan cara menunggu interrupt A/D.
12. Proses konversi Analog ke digital selesai, hasil konversi 10 bit dapat dibaca pada register ADRESH:ADRESL.
13. Jika diperlukan, langkah terakhir adalah meng clear flag bit ADIF.